

Radioteleskop

Technische Dokumentation

Volkssternwarte »Adolph Diesterweg «
Auf den Ebenbergen 10a
01445 Radebeul

Andreas Großmann
Ullrich Kunze
Hans-Georg Zaunick
2009

Inhaltsverzeichnis

Inhaltsverzeichnis	I
1 Hardware	1
1.1 RT-Controller	1
1.2 AD-Converter	7
1.3 RS232-RS485 Konverter	8
1.4 log. Detektor	12
1.5 70MHz-DDS	15
1.5.1 DDS-PCB	15
1.5.2 Clock-Buffer	22
1.5.3 Controller	25
1.6 500MHz-DDS	27
1.6.1 DDS-PCB	27
1.6.2 Controller	27
2 Firmware	28
2.1 Bootloader	28
2.2 RT-Controller	28
2.3 AD-Converter	28
2.4 70MHz-DDS	28
2.5 500MHz-DDS	28
3 Software	29
3.1 SVN-Repository	29
3.1.1 Auschecken des Repositories	29
3.1.2 Aktualisieren des Repositories	29
3.1.3 Änderungen in das Repository einchecken	29
3.2 Bootloader	30
3.2.1 Firmware-Update mit dem Programm “avrdude”	30
3.2.2 Firmware-Update mit dem Programm “bootloader”	31
3.3 Steuerung	32
3.3.1 Aufsetzen eines INDI-Servers	32
3.3.2 Verbindungsaufnahme mit dem Server	32

lokales Verbinden mit dem Serverprozeß	32
entferntes Verbinden mit dem Steuerrechner	32
entferntes Aufwecken und Herunterfahren des Steuerrechners . .	32
3.3.3 Verbindung mit dem RT-Controller ohne Server	33
3.4 Datenaufnahme (DAQ)	34
3.4.1 Strukturierung der DAQ	34
3.4.2 Darstellung momentaner Meßwerte	34
Abbildungsverzeichnis	I

Kapitel 1

Hardware

1.1 RT-Controller

Schaltplan und Layout

Stückliste

Partlist

Exported from schem1.sch at 01.08.09 13:15

EAGLE Version 5.4.0 Copyright (c) 1988-2009 CadSoft

Part	Value	Device	Package	Library	Sheet
A-IN		PINHD-1X8	1X08	pinhead	1
C1	18p	C-EU025_050-025X075	C025_050-025X075	rcl	1
C2	18p	C-EU025_050-025X075	C025_050-025X075	rcl	1
C3	1u	CPOL-EUE2.5-5	E2,5-5	rcl	1
C4	10u	CPOL-EUE2-5	E2-5	rcl	1
C5	10u	CPOL-EUE2-5	E2-5	rcl	1
C6	10u	CPOL-EUE2-5	E2-5	rcl	1
C7	10u	CPOL-EUE2-5	E2-5	rcl	1
C8	100n	C-EU025_050-025X075	C025_050-025X075	rcl	1
C9	100n	C-EU025_050-025X075	C025_050-025X075	rcl	1
C10	100n	C-EU025_050-025X075	C025_050-025X075	rcl	1
C11	10u	CPOL-EUE2.5-5	E2,5-5	rcl	1
C12	10u	CPOL-EUE2.5-5	E2,5-5	rcl	1
C13	100n	C-EU025_050-025X075	C025_050-025X075	rcl	1
C14		C-EU025_050-025X075	C025_050-025X075	rcl	1
C15		CPOL-EUE2-5	E2-5	rcl	1
C16		C-EU025-030X050	C025-030X050	rcl	1
C17		C-EU050-030X075	C050-030X075	rcl	1
C18	100n	C-EU025-025X050	C025-025X050	rcl	1
C19	100n	C-EU025-025X050	C025-025X050	rcl	1
C20	4.7u	CPOL-EUE2.5-5	E2,5-5	rcl	1
C21	4.7u	CPOL-EUE2.5-5	E2,5-5	rcl	1
COM1		ML10	ML10	con-harting-ml	1
D1	1N4148	1N4148	DO35-10	diode	1
D2	1N4004	1N4004	DO41-10	diode	1
DC1	NMA1515	NMA	NMA	dc-dc-converter	1
DIR1		PINHD-1X2	1X02	pinhead	1
DIR2		PINHD-1X2	1X02	pinhead	1
FAULT1		PINHD-1X2	1X02	pinhead	1
FAULT2		PINHD-1X2	1X02	pinhead	1
IC1	MEGA128-A	MEGA128-A	TQFP64	avr	1
IC2	MAX232	MAX232	DIL16	maxim	1
IC3	ZUS31205	ZUS3*	ZUS3	hgz	1
IC4	ZUS30515	ZUS3*	ZUS3	hgz	1
IC5	DAC7714U	DAC7714U	SO16	hgz	1
IC6	REF02AU	REF02AU	SO08	hgz	1
IC7	MAX481CPA	MAX481CPA	DIL08	maxim	1
IC8	7805T	7805T	TO220H	linear	1
IC9	74HC86N	74HC86N	DIL14	74xx-eu	1
IC10	LF412N	LF412N	DIL08	linear	1
JP1		JP2E	JP2	jumper	1
JP2		JP2E	JP2	jumper	1
JP3		JP2E	JP2	jumper	1
JP4		JP2E	JP2	jumper	1
LAMPE		PINHD-1X2	1X02	pinhead	1
LCD		PINHD-1X16	1X16	pinhead	1
OPTIKBLOCK		PINHD-1X5	1X05	pinhead	1
POS1		PINHD-1X10	1X10	pinhead	1
POS2		PINHD-1X10	1X10	pinhead	1
POWER		AK300/2	AK300/2	con-ptr500	1
PROG		PINHD-2X5	2X05	pinhead	1
PWM1		PINHD-1X2	1X02	pinhead	1
PWM2		PINHD-1X2	1X02	pinhead	1
Q1		CRYTALHC49U-V	HC49U-V	crystal	1
R1	1k	R-EU_0204/7	0204/7	rcl	1

R2	220 k	R-EU_0204/7	0204/7	rcl	1
R4	68 k	NTC640-9	N640	ptc-ntc	1
R5	10 k	R-EU_0204/7	0204/7	rcl	1
R6	220	TRIM_EU-S64W	S64W	pot	1
R7	4.7 k	R-EU_0204/7	0204/7	rcl	1
R8	4.7 k	R-EU_0204/7	0204/7	rcl	1
R9	TRIM_EU-S63X	TRIM_EU-S63X	S63X	pot	1
R10		R-EU_0309/12	0309/12	rcl	1
R11		R-EU_0204/7	0204/7	rcl	1
R12		R-EU_0204/7	0204/7	rcl	1
R13		R-EU_0204/7	0204/7	rcl	1
R14		R-EU_0204/7	0204/7	rcl	1
R15		R-EU_0204/7	0204/7	rcl	1
R16		R-EU_0204/7	0204/7	rcl	1
R17		R-EU_0204/7	0204/7	rcl	1
R18		R-EU_0204/7	0204/7	rcl	1
R19		R-EU_0207/10	0207/10	rcl	1
R20		R-EU_0204/7	0204/7	rcl	1
R21		R-EU_0204/7	0204/7	rcl	1
R22		R-EU_0204/7	0204/7	rcl	1
R23		R-EU_0204/7	0204/7	rcl	1
R24		R-EU_0204/7	0204/7	rcl	1
R25	470	R-EU_0204/7	0204/7	rcl	1
R26	470	R-EU_0204/7	0204/7	rcl	1
RS485		AK300/3	AK300/3	con-ptr500	1
VOUT		PINHD-1X2	1X02	pinhead	1

Verbindungen

Positionencoder (POS1/POS2)

- 1×10 Pfostenstecker (m), Raster 2,54 mm
- Pin 1 auf randzugewandter Seite

Pin	Funktion	Name/Beschreibung
1	I	Phase A
2	I	Phase \overline{A}
3	I	Phase B
4	I	Phase \overline{B}
5	I	Referenz N
6	I	Referenz \overline{N}
7	I	N.C.
8	I	N.C.
9	P	VCC +5 V
10	P	Gnd

externe Inputs (AIN)

- 1×8 Pfostenstecker (m), Raster 2,54 mm
- alle Eingänge mit Schutzdioden, 5k-Serienwiderstand und 22n-Kondensatoren gg. Gnd abgesichert
- Pin 1 links

Pin	Funktion	Name	Beschreibung
1	I	Poti Az	Schleifer Azimuthpotentiometer
2	I	n.c.	
3	I	Endswitch El	Schalter schließt gg. Gnd
4	I	n.c.	
5	I	n.c.	
6	I	n.c.	
7	P	Gnd	
8	P	VCC	+5 V

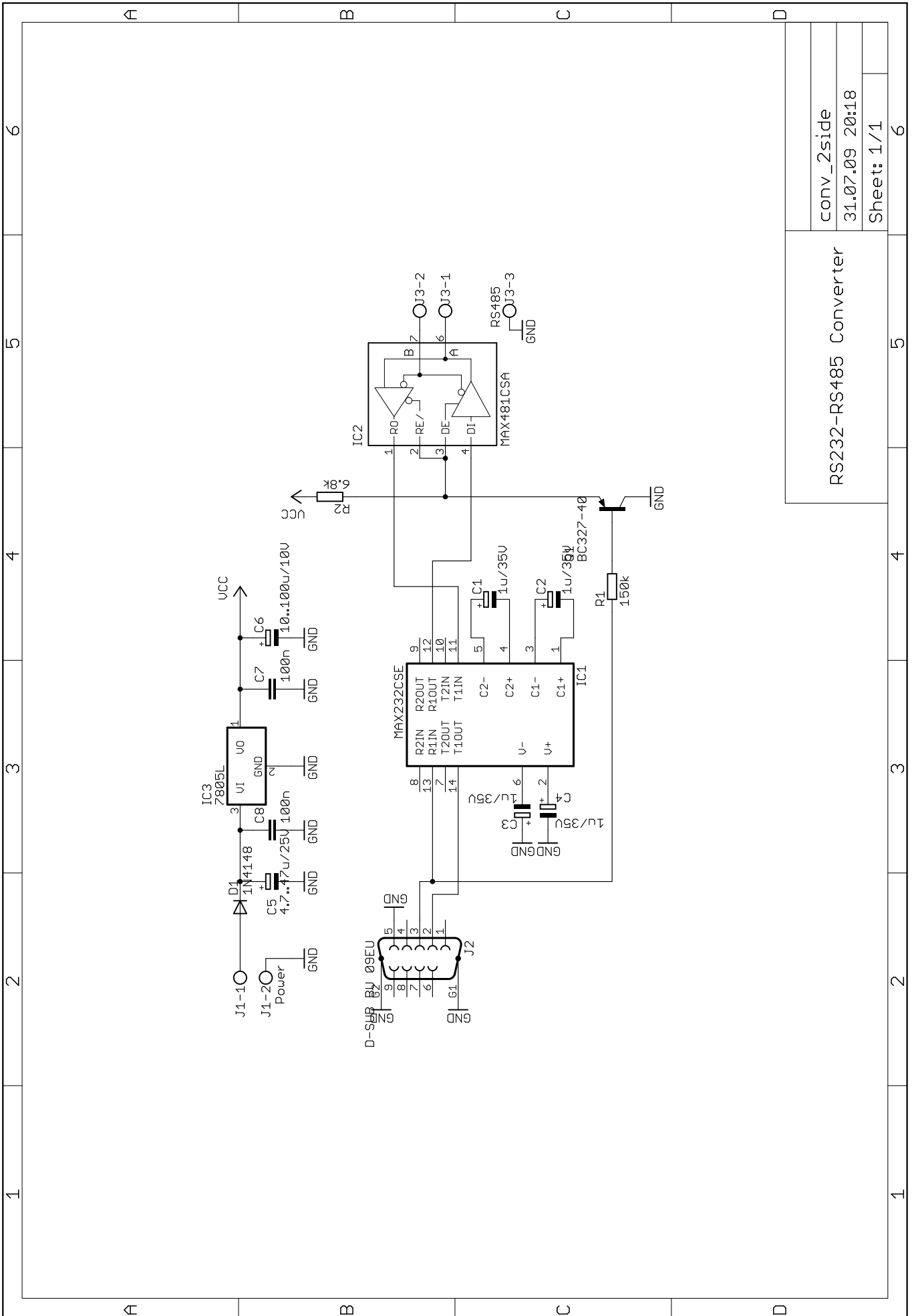
1.2 AD-Converter

Schaltplan und Layout

Stückliste

Verbindungen

1.3 RS232-RS485 Konverter



conv_2side	
31.07.09 20:18	
Sheet: 1/1	

RS232-RS485 Converter

Abbildung 1.3: RS232-RS485 Konverter , Schaltung

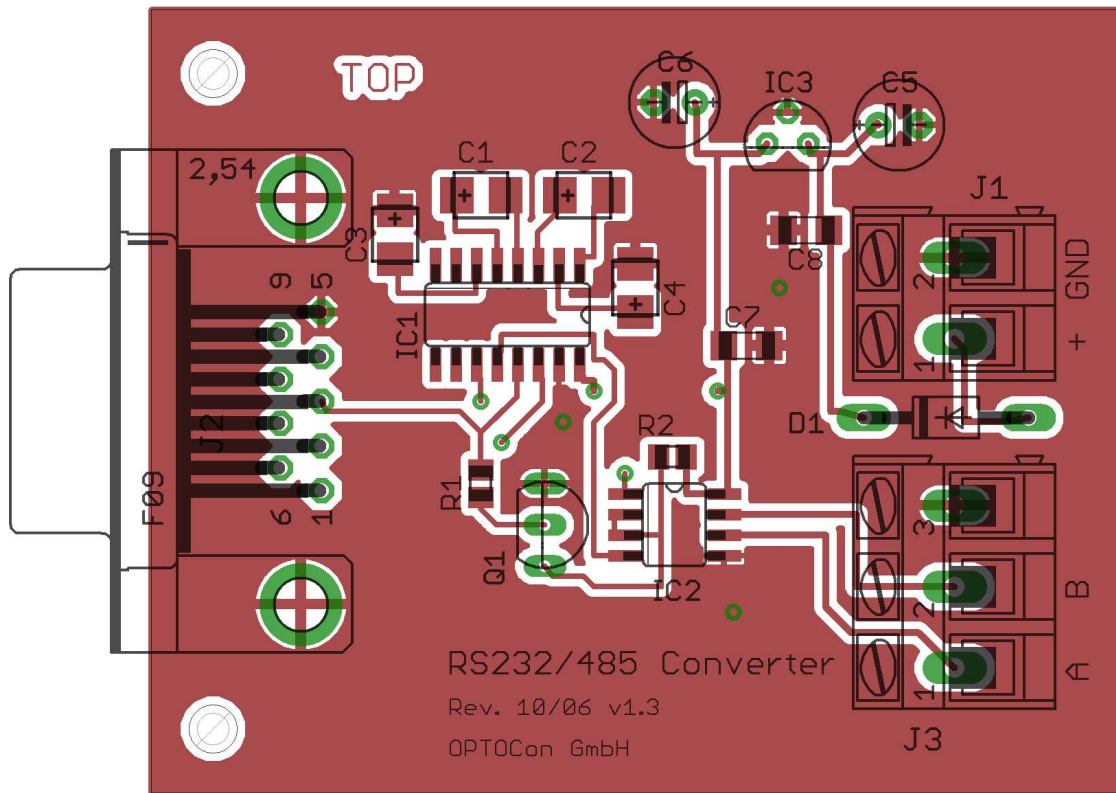


Abbildung 1.4: RS232-RS485 Konverter, Layout Top Side

Stückliste

Partlist

Exported from conv_2side.brd at 01.08.09 14:16

EAGLE Version 5.4.0 Copyright (c) 1988–2009 CadSoft

Part	Value	Package	Library	Position (mil)	Orientation
C1	1u/35V	CT3528	rc1	(800 500)	R180
C2	1u/35V	CT3528	rc1	(1050 500)	R180
C3	1u/35V	CT3528	rc1	(591.339 403.937)	R90
C4	1u/35V	CT3528	rc1	(1175 275)	R270
C5	4.7..47u/25V	E2,5–6E	rc1	(1815 670)	R0
C6	10..100u/10V	E2,5–6E	rc1	(1270 725)	R180
C7	100n	C1206	rc1	(1445 135)	R0
C8	100n	C1206	rc1	(1590 415)	R180
D1	1N4148	DO41–10	diode	(1930 –40)	R0
IC1	MAX232CSE	SO16	hgz	(865 210)	R180
IC2	MAX481CSA	SO08	maxim	(1270 –300)	R270
IC3	7805L	TO92	linear	(1545 625)	R0

1.3. RS232-RS485 KONVERTER

11

J1	Power	AK300/2	con-ptr500	(1950 250)	R90
J2	D-SUB BU 09EU	F09HP	con-subd	(363.386 0)	R90
J3	RS485	AK300/3	con-ptr500	(1950 -450)	R90
Q1	BC327-40	TO92-EBC	transistor-pnp	(1005 -300)	R270
R1	150k	R0805	rcl	(800 -200)	R270
R2	6.8k	R0805	rcl	(1265 -135)	R0

1.4 log. Detektor

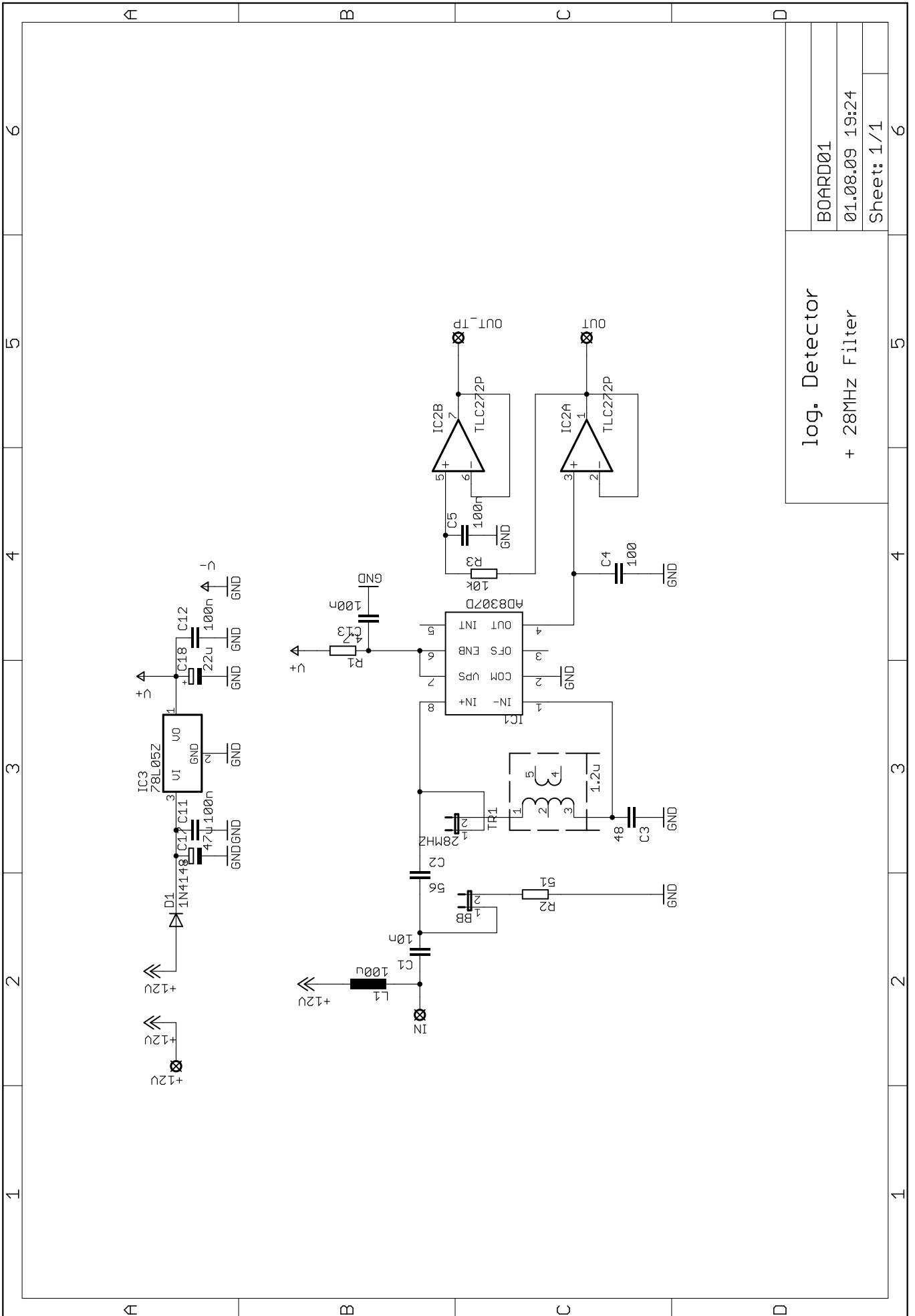


Abbildung 1.5: logarithmischer Detektor mit 28MHz-Eingangskreis, Schaltung

Stückliste

Partlist

Exported from BOARD01.sch at 01.08.09 19:26

EAGLE Version 5.4.0 Copyright (c) 1988–2009 CadSoft

Part	Value	Device	Package	Library	Sheet
+12V	SE13	SE13	SE13	solpad	1
28MHZ		JP1E	JP1	jumper	1
BB		JP1E	JP1	jumper	1
C1	10n	C-EU025-025X050	C025-025X050	rcl	1
C2	56	C-EU025-025X050	C025-025X050	rcl	1
C3	48	C-EU025-025X050	C025-025X050	rcl	1
C4	100	C-EU025-025X050	C025-025X050	rcl	1
C5	100n	C-EU025-025X050	C025-025X050	rcl	1
C11	100n	C-EU050-025X075	C050-025X075	rcl	1
C12	100n	C-EU050-025X075	C050-025X075	rcl	1
C13	100n	C-EU050-025X075	C050-025X075	rcl	1
C17	47u	CPOL-EUE2.5-6	E2,5-6	rcl	1
C18	22u	CPOL-EUE2.5-6	E2,5-6	rcl	1
D1	1N4148	1N4148	DO35-10	diode	1
IC1	AD8307D	AD8307D	DIP8	hgz	1
IC2	TLC272P	TLC272P	DIL08	linear	1
IC3	78L05Z	78L05Z	TO92	linear	1
IN	SE13	SE13	SE13	solpad	1
L1	100u	L-EU0207/10	0207/10	rcl	1
OUT	SE13	SE13	SE13	solpad	1
OUT_TP	SE13	SE13	SE13	solpad	1
R1	4.7	R-EU_0204/7	0204/7	rcl	1
R2	51	R-EU_0204/7	0204/7	rcl	1
R3	10k	R-EU_0204/7	0204/7	rcl	1
TR1	1.2u	TR71-5	71-5	hgz	1

1.5 70MHz-DDS

1.5.1 DDS-PCB

Verbindungen

V+ (JP1)

- 1×1 Pfostenstecker (m)
- Betriebsspannungsanschluß, 5,2...24VDC

Interface (JP2)

- 1×8 Pfostenstecker (m), Raster 2,54 mm
- Pin 1 unten, Richtung Spannungsregler

Pin	Funktion	Name	ATMega128 Pin	Beschreibung
1	I	RESET	PORTF.7	Reset AD9851
2	I	CLK1	PORTA.0	Clock für DDS1 (oberer Chip, IC6)
3	I	DATA	PORTA.1	serieller Datenstrom (beide DDS-Chips)
4	I	FQ_UD	PORTA.2	frequency update positiver Puls übernimmt Frequenzwort
5	I	CLK2	-	Clock für DDS2 (unterer Chip, IC1)
6	-	frei		
7	P	frei/(V+)		durch Drahtbrücke mit V+ verbunden
8	P	GND		

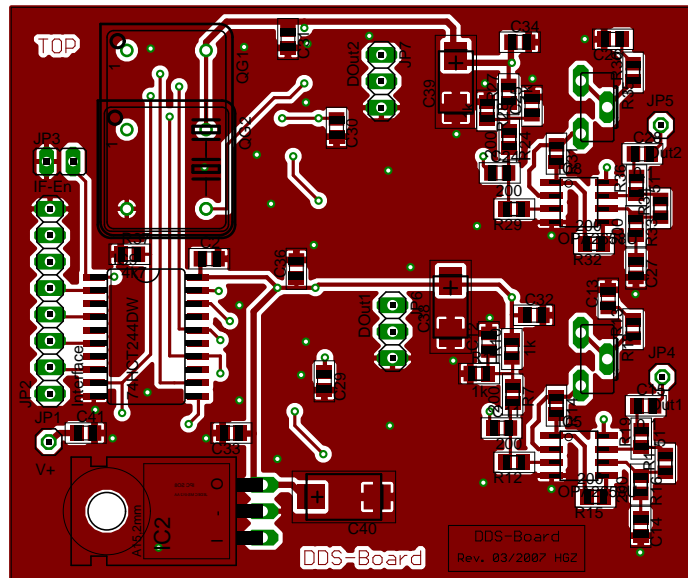


Abbildung 1.7: 70MHz-DDS, Layout Top Side

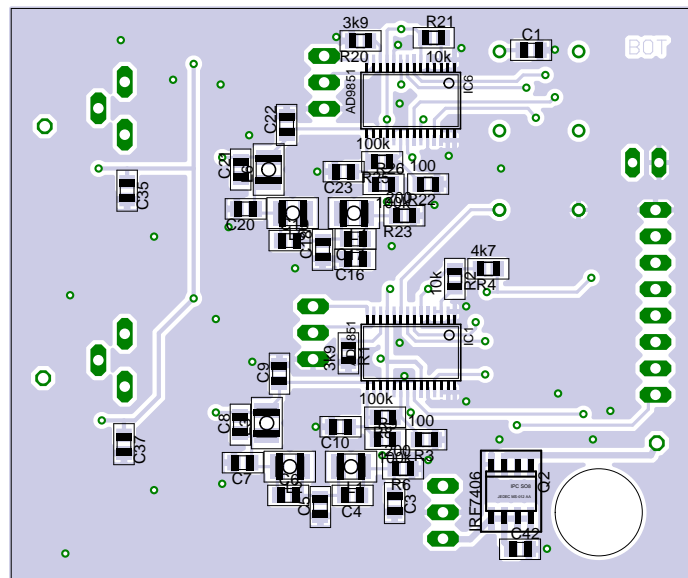


Abbildung 1.8: 70MHz-DDS, Layout Bottom Side

Schaltung und Layout

Stückliste

Partlist

Exported from dds1.sch at 12.07.09 19:40

EAGLE Version 5.4.0 Copyright (c) 1988–2009 CadSoft

Part	Value	Device	Package	Library	Sheet
C1	100n	C-EUC0805	C0805	rcl	1
C2	100n	C-EUC0805	C0805	rcl	1
C3	22	C-EUC0805	C0805	rcl	1
C4	1	C-EUC0805	C0805	rcl	1
C5	33	C-EUC0805	C0805	rcl	1
C6	5p6	C-EUC0805	C0805	rcl	1
C7	22	C-EUC0805	C0805	rcl	1
C8	4p7	C-EUC0805	C0805	rcl	1
C9	22	C-EUC0805	C0805	rcl	1
C10	470	C-EUC0805	C0805	rcl	1
C11	100n	C-EUC0805	C0805	rcl	1
C12	100n	C-EUC0805	C0805	rcl	1
C13	100n	C-EUC0805	C0805	rcl	1
C14	100n	C-EUC0805	C0805	rcl	1
C15	100n	C-EUC0805	C0805	rcl	1
C16	22	C-EUC0805	C0805	rcl	1
C17	1	C-EUC0805	C0805	rcl	1
C18	33	C-EUC0805	C0805	rcl	1
C19	5p6	C-EUC0805	C0805	rcl	1
C20	22	C-EUC0805	C0805	rcl	1
C21	4p7	C-EUC0805	C0805	rcl	1
C22	22	C-EUC0805	C0805	rcl	1
C23	470	C-EUC0805	C0805	rcl	1
C24	100n	C-EUC0805	C0805	rcl	1
C25	100n	C-EUC0805	C0805	rcl	1
C26	100n	C-EUC0805	C0805	rcl	1
C27	100n	C-EUC0805	C0805	rcl	1
C28	100n	C-EUC0805	C0805	rcl	1
C29	100n	C-EUC0805	C0805	rcl	1
C30	100n	C-EUC0805	C0805	rcl	1
C31	100n	C-EUC0805	C0805	rcl	1
C32	100n	C-EUC0805	C0805	rcl	1
C33	100n	C-EUC0805	C0805	rcl	1
C34	100n	C-EUC0805	C0805	rcl	1
C35	100n	C-EUC0805	C0805	rcl	1
C36	100n	C-EUC0805	C0805	rcl	1
C37	100n	C-EUC0805	C0805	rcl	1
C38	47u	CPOL-EUCT6032	CT6032	rcl	1
C39	47u	CPOL-EUCT6032	CT6032	rcl	1
C40	100n	CPOL-EUCT7343	CT7343	rcl	1
C41	100n	C-EUC0805	C0805	rcl	1
C42	100n	C-EUC0805	C0805	rcl	1

IC1	AD9851	AD9851	SSOP28	hgz	1
IC2	LM2940-5	78XXL	78XXL	v-reg	1
IC5	OPA2658U	OPA2658U	SO08	burr-brown	1
IC6	AD9851	AD9851	SSOP28	hgz	1
IC8	OPA2658U	OPA2658U	SO08	burr-brown	1
IC9	74HCT244DW	74HCT244DW	SO20W	74xx-eu	1
JP1	V+	PINHD-1X1	1X01	pinhead	1
JP2	Interface	PINHD-1X8	1X08	pinhead	1
JP3	IF-En	JP1Q	JP1	jumper	1
JP4	Out1	PINHD-1X1	1X01	pinhead	1
JP5	Out2	PINHD-1X1	1X01	pinhead	1
JP6	DOut1	PINHD-1X3	1X03	pinhead	1
JP7	DOut2	PINHD-1X3	1X03	pinhead	1
L1	470	L-EUL2825P	L2825P	rcl	1
L2	390	L-EUL2825P	L2825P	rcl	1
L3	390	L-EUL2825P	L2825P	rcl	1
L4	470	L-EUL2825P	L2825P	rcl	1
L5	390	L-EUL2825P	L2825P	rcl	1
L6	390	L-EUL2825P	L2825P	rcl	1
Q2	IRF7406	P-MOSFET-SO8	SO-08	transistor-power	1
QG1		XO-14	DIL14S	crystal	1
QG2		XO-8	DIL08S	crystal	1
R1	3k9	R-EU_R0805	R0805	rcl	1
R2	10k	R-EU_R0805	R0805	rcl	1
R3	100	R-EU_R0805	R0805	rcl	1
R4	4k7	R-EU_R0805	R0805	rcl	1
R6	200	R-EU_R0805	R0805	rcl	1
R7	200	R-EU_R0805	R0805	rcl	1
R8	100k	R-EU_R0805	R0805	rcl	1
R9	100k	R-EU_R0805	R0805	rcl	1
R10	1k	R-EU_R0805	R0805	rcl	1
R11	1k	R-EU_R0805	R0805	rcl	1
R12	200	R-EU_R0805	R0805	rcl	1
R13		R-EU_R0805	R0805	rcl	1
R14		R-EU_R0805	R0805	rcl	1
R15	200	R-EU_R0805	R0805	rcl	1
R16	200	R-EU_R0805	R0805	rcl	1
R17		R-EU_R0805	R0805	rcl	1
R18		TRIM_EU-CA6H	CA6H	pot	1
R19	51	R-EU_R0805	R0805	rcl	1
R20	3k9	R-EU_R0805	R0805	rcl	1
R21	10k	R-EU_R0805	R0805	rcl	1
R22	100	R-EU_R0805	R0805	rcl	1
R23	200	R-EU_R0805	R0805	rcl	1
R24	200	R-EU_R0805	R0805	rcl	1
R25	100k	R-EU_R0805	R0805	rcl	1
R26	100k	R-EU_R0805	R0805	rcl	1
R27	1k	R-EU_R0805	R0805	rcl	1
R28	1k	R-EU_R0805	R0805	rcl	1
R29	200	R-EU_R0805	R0805	rcl	1
R30		R-EU_R0805	R0805	rcl	1

R31		R-EU_R0805	R0805	rcl	1
R32	200	R-EU_R0805	R0805	rcl	1
R33	200	R-EU_R0805	R0805	rcl	1
R34		R-EU_R0805	R0805	rcl	1
R35		TRIM_EU-CA6H	CA6H	pot	1
R36	51	R-EU_R0805	R0805	rcl	1
R37	4k7	R-EU_R0805	R0805	rcl	1

1.5.2 Clock-Buffer

Schaltung und Layout Aufgabe der Schaltung ist es, ein geeignetes Clock-Signal für die DDS-Schaltung bereitzustellen. Der Ausgang wird durch ein dünnes Koax-Kabelstück mit der Clock-Leitung auf der DDS-PCB verbunden. Dazu muß der Quarzoszillator (QG1 bzw. QG2 auf der DDS-Platine) entfernt bzw. darf nicht bestückt werden. Die Einspeisung des Signals erfolgt dann an dem Lötauge des Quarzoszillators, das am nächsten zur Platinenmitte liegt (s. Abb. 1.7).

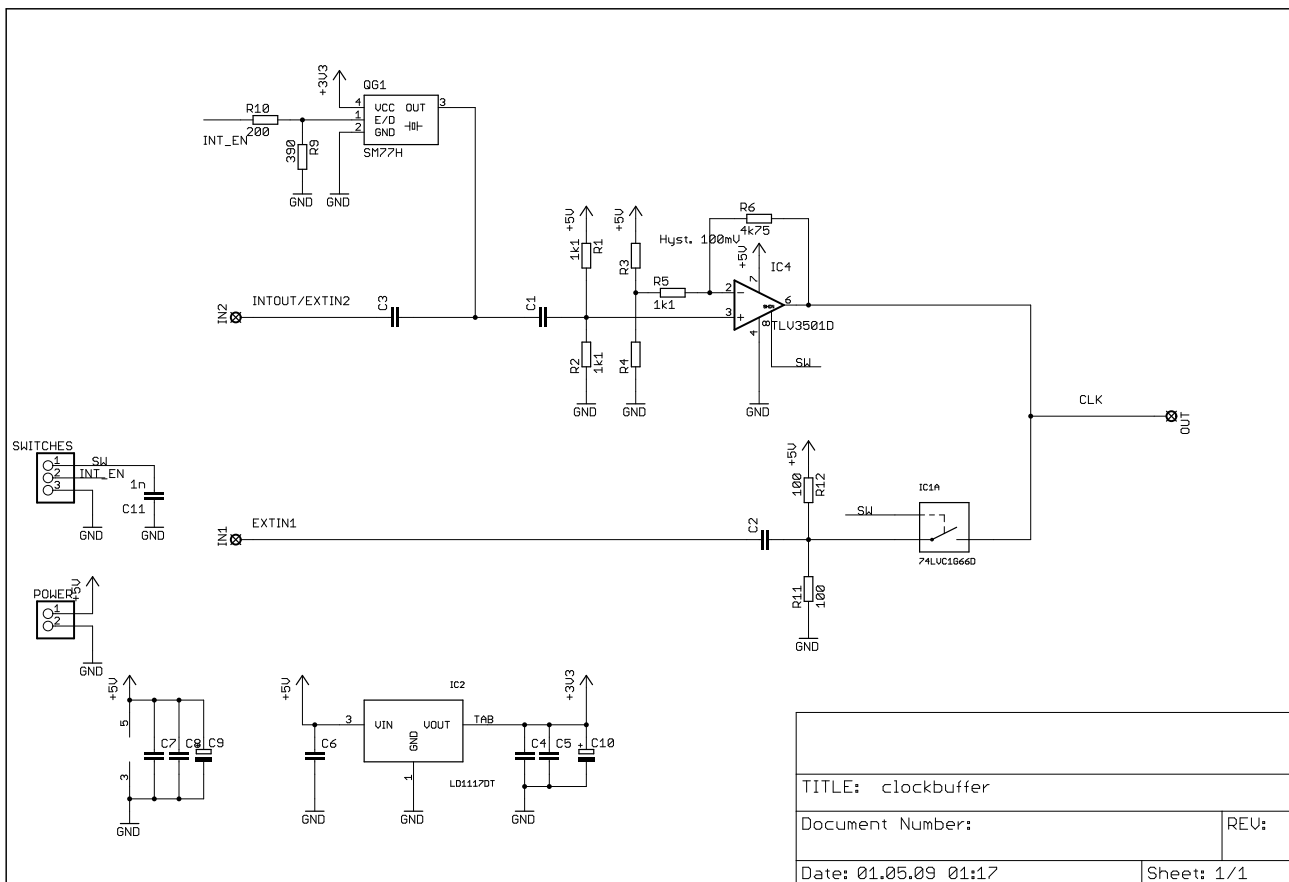


Abbildung 1.9: Clock Buffer, Schaltung

Durch die Schaltung kann das Ausgangssignal, also die DDS-Clock, aus verschiedenen Quellen ausgewählt werden:

Zustand	Beschreibung	INT_EN	SW	Eingang	Clock-Frequenz am Ausgang
1	interner Oszillator	1	0	-	30MHz
2	extern, Low Freq.	0	0	IN2	≤ 50MHz
3	extern, High Freq.	0	1	IN1	50...180MHz

Ist der interne Oszillator als Clock-Quelle ausgewählt (Zustand 1), kann das Signal zusätzlich an IN2 abgegriffen werden.

Bei Injektion eines Signals auf Eingang IN2 erfolgt eine Signalaufbereitung durch den Komparator IC4. Dieser hat eine spezifizierte Grenzfrequenz von ca. 80MHz. Zur Minimierung von Jitter sollte jedoch ab Frequenzen $>50\text{MHz}$ Eingang IN1 benutzt werden. Der Eingangspegel bei Injektion in Eingang IN2 sollte mindestens $0,5V_{PP}$ betragen. Auf Eingang IN1 sollte ein Pegel von mindestens $2,5V_{PP}$ angelegt werden. Die Eingänge sind mit $50\ \Omega$ terminiert und AC-gekoppelt, d.h. ein evtl. auf das Signal aufgeprägter Offset hat keine Wirkung.

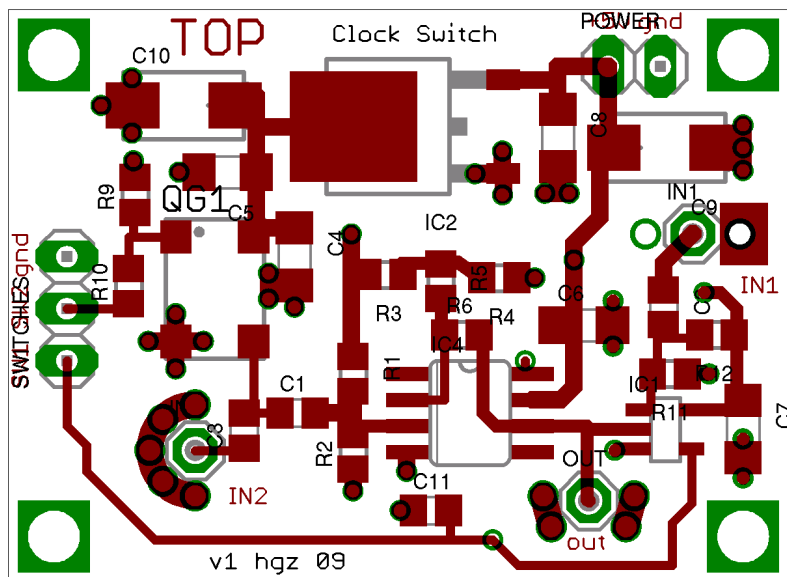


Abbildung 1.10: Clock Buffer, Layout Top Side

Stückliste

Partlist

Exported from clockbuffer.sch at 13.07.09 17:36

EAGLE Version 5.4.0 Copyright (c) 1988–2009 CadSoft

Part	Value	Device	Package	Library	Sheet
C1	100n	C-EUC0805	C0805	rcl	1
C2	100n	C-EUC0805	C0805	rcl	1
C3	100n	C-EUC0805	C0805	rcl	1
C4	100n	C-EUC1206	C1206	rcl	1
C5	100n	C-EUC1206	C1206	rcl	1
C6	100n	C-EUC1206	C1206	rcl	1
C7	100n	C-EUC1206	C1206	rcl	1
C8	100n	C-EUC1206	C1206	rcl	1
C9	10u	CPOL-EUCT6032	CT6032	rcl	1
C10	10u	CPOL-EUCT6032	CT6032	rcl	1
C11	1n	C-EUC0805	C0805	rcl	1
IC1	74LVC1G66D	74LVC1G66D	SOT753	hgz	1
IC2	LD1117DT	LD1117DT	TO252	hgz	1
IC4	TLV3501D	TLV3501D	SO8	hgz	1
IN1	SE13	SE13	SE13	solpad	1
IN2	SE13	SE13	SE13	solpad	1
OUT	SE13	SE13	SE13	solpad	1
POWER		PINHD-1X2	1X02	pinhead	1
QG1	SM77H	SM77H	SM77H	hgz	1
R1	1k1	R-EU_R0805	R0805	rcl	1
R2	1k1	R-EU_R0805	R0805	rcl	1
R3	1k1	R-EU_R0805	R0805	rcl	1
R4	1k1	R-EU_R0805	R0805	rcl	1
R5	1k1	R-EU_R0805	R0805	rcl	1
R6	4k75	R-EU_R0805	R0805	rcl	1
R9	390	R-EU_R0805	R0805	rcl	1
R10	200	R-EU_R0805	R0805	rcl	1
R11	100	R-EU_R0805	R0805	rcl	1
R12	100	R-EU_R0805	R0805	rcl	1
SWITCHES		PINHD-1X3	1X03	pinhead	1

1.5.3 Controller

Schaltung und Layout

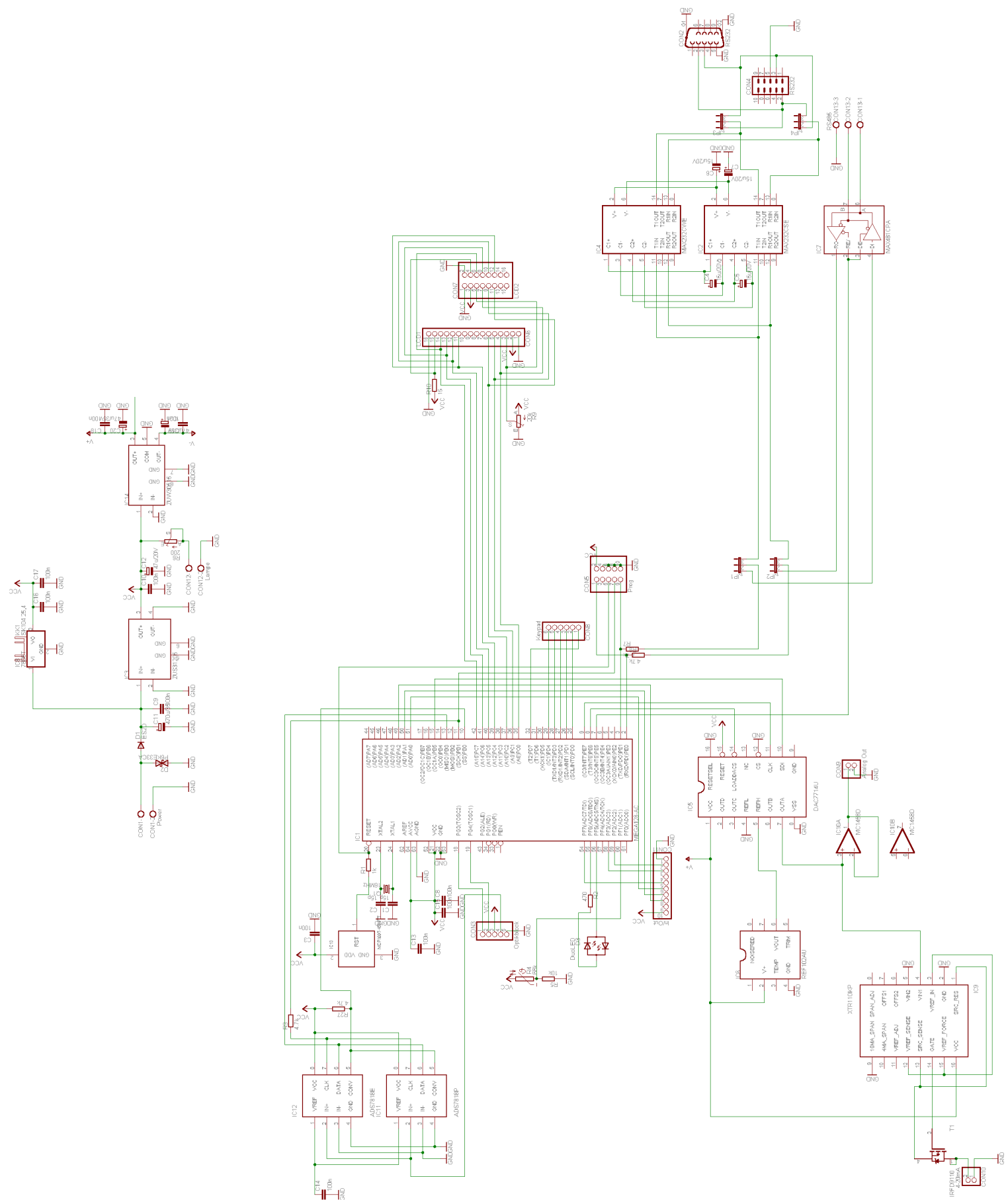


Abbildung 1.11: μ Controller-Steuerung, Schaltung

Stückliste

Verbindungen

1.6 500MHz-DDS

1.6.1 DDS-PCB

Schaltplan und Layout

Stückliste

1.6.2 Controller

Schaltplan und Layout

Stückliste

Kapitel 2

Firmware

2.1 Bootloader

2.2 RT-Controller

Die Firmware für den Microcontroller (ATMEL ATmega128) ist in C geschrieben und beinhaltet folgende Funktionalitäten:

- Motorsteuerung
- Positionserfassung
- Berechnung von Teleskop- und Objektkoordinaten, lokaler Uhr- und Sternzeit sowie Koordinatentransformationen
- LX200-kompatibles Interface via serieller, halbduplexer RS485-Schnittstelle
- Bootloader zum Firmware-Update via RS485-Interface

Zum Compilieren der Firmware wird der **AVR-GCC-Compiler** Version 3.4 (oder höher) benötigt. Der Projektordner (`svndir/avr/radio/aktuell`) enthält dazu ein adäquates **Makefile**. Der Code ist im Quelltext gut dokumentiert. Darüberhinaus steht zur Erzeugung einer Schnittstellendokumentation durch **Doxygen** das Makefile-Target `doc` zur Verfügung. Die Dokumentation ist anschließend im Unterordner `/html` mit der einfach in einem Browser zu öffnenden Startseite `index.html` enthalten.

2.3 AD-Converter

2.4 70MHz-DDS

2.5 500MHz-DDS

Kapitel 3

Software

3.1 SVN-Repository

3.1.1 Auschecken des Repositories

Mit

```
svn co svn+ssh://svnuser@141.30.85.175/home/hgz/svnrep/trunk svnlocal
```

wird eine lokale Kopie des Repositories in einem beliebigen Verzeichnis (hier `svnlocal`) angelegt. Dieser Vorgang muß i.d.R. nur einmal vollzogen werden. Zukünftige Änderungen der unter Versionskontrolle stehenden Dateien können dann mit `svn up` und `svn ci` erfolgen.

3.1.2 Aktualisieren des Repositories

Mit

```
svn up
```

(im Hauptpfad der lokalen Arbeitskopie) wird die lokale Kopie auf den aktuellen Stand des Repositories gebracht. Das sollte wenigstens einmal vor dem Modifizieren der lokalen Arbeitskopie erfolgen, da dadurch Konflikte vermieden werden.

3.1.3 Änderungen in das Repository einchecken

Mit

```
svn ci -m "<Kommentar>"
```

können Änderungen in der lokalen Arbeitskopie in das Repository übertragen werden. Dazu ist die Angabe eines kurzen Kommentars statthaft, der die vorgenommenen Änderungen zusammenfaßt sowie durch einen Namenskürzel die Autorschaft erkennen läßt. Alternativ kann die Kommentierung durch Editoreingabe (über `svn`-Konfiguration eingestellter Editor, default: `vi`) erfolgen, wenn nur der Befehl

```
svn ci
```

eingegeben wurde, was automatisch ein Editor-Fenster öffnet. Welcher Editor dabei verwendet wird, kann über die Umgebungsvariable `EDITOR` eingestellt werden. Mit

```
export EDITOR=/usr/bin/nedit
```

beispielsweise kann der Default-Editor auf `nedit` umgestellt werden. Noch einfacher ist das Editieren der entsprechenden Zeile in der Konfigurationsdatei `.bashrc`:

```
export EDITOR=/usr/bin/nedit
```

Die Änderung tritt erst nach Neustart des Skripts z.B. durch Öffnen einer neuen Konsole in Kraft.

Nach dem Editieren des `svn`-Kommentars und Speichern und Schließen erfolgt dann die Paßwortabfrage und Übertragung ins Repository.

3.2 Bootloader

zum Aktualisieren der Firmware aller mit einem ATMega128 (Atmel) bestückten PCBs gibt es mehrere Möglichkeiten:

3.2.1 Firmware-Update mit dem Programm “avrdude”

Das Programm `avrdude` ist ein durch OpenSuSE bereitgestelltes Repository-Paket. Es kann über YaST oder einen anderen Paketmanager (erfordert `root`-Privilegien) installiert werden, z.B.

```
# smart install avrdude
```

In den benutzten Firmware-Quellenverzeichnissen existiert i.d.R. ein `Makefile`, das durch Aufruf des Targets

```
radio:-> make program
```

automatisch das Programm `avrdude` mit den korrekten Parametern ausführt. Dazu müssen allerdings das Einschalten des Gerätes und die Ausführung des Befehls zeitgleich erfolgen.

3.2.2 Firmware-Update mit dem Programm “bootloader”

Besser ist das Programmieren der Firmware durch das Tool `bootloader`. Dieses wartet nach Ausführung beliebige Zeit darauf, dass sich der Bootloader des zu programmierenden Mikrokontrollers nach dem Einschalten meldet. Mit

```
radio:-> bootloader -f <firmwarefile> -e <eepromfile> /dev/ttyS1
```

wird der Upload für einen Port (in diesem Fall `/dev/ttyS1`) und mit einem Firmware-File (Endung `*.hex`) sowie einem EEPROM-File (Endung `*.eep`) gestartet. Nun wartet das Programm, bis die Gegenstelle eingeschaltet wird und leitet den Programmiervorgang ein. Dies kann mehrere Minuten in Anspruch nehmen. Der Erfolg der Operation wird durch eine entsprechende Meldung verkündet.

3.3 Steuerung

3.3.1 Aufsetzen eines INDI-Servers

Im normalen Betrieb sollte beim Start des Steuerrechners automatisch ein Serverprozess gestartet werden. Um dennoch manuell einen neuen Server aufzusetzen ist wie folgt vorzugehen:

Überprüfen, ob eine Instanz von INDI auf dem System aktiv ist:

```
hgz@Radioid:~> ps -A | grep indi
```

wenn die Ausgabe wie folgt aussieht, ist bereits eine Instanz aktiv:

```
8858 ?          00:00:37 indiserver
```

Bevor ein neuer Serverprozess gestartet wird, sollte ein evtl. aktiver Prozess beendet werden (`killall indiserver` als root).

Starten einer Server-Instanz:

```
hgz@Radioid:~> nohup indiserver -p 7273 lx200_16 &
```

3.3.2 Verbindungsaufnahme mit dem Server

lokales Verbinden mit dem Serverprozeß

Der Serverprozeß kommuniziert über Port 7273 auf dem Steuerrechner und kann durch einfache Verbindungsaufnahme zu diesem Port angesprochen werden. Im Programm `KStars` beispielsweise ist unter Gerätemanager ein Client einzurichten, der auf Port 7273 auf der lokalen Maschine (localhost) lauscht.

entferntes Verbinden mit dem Steuerrechner

entferntes Aufwecken und Herunterfahren des Steuerrechners

von einem beliebigen Rechner innerhalb des Sternwartennetzwerks (vorzugsweise `perseid`) kann der RT-Steuerrechner (`radioid`) ferngesteuert durch die Wake-On-LAN-Funktionalität (WOL) angeschaltet werden. Dazu muß ein Tool installiert sein, welches das Versenden eines sog. Magic-Packets beherrscht, z.B. `wakeonlan`. Unter Angabe der Hardware-Adresse der Steuerrechner-Netzwerkkarte (MAC) wird solch ein Packet zusammengestellt und führt nach dem Versenden zum Aufwecken des entfernten Rechners:

```
perseid:-> wakeonlan 00:14:85:23:26:c1
```

Auf dem Sternwartenserver (`perseid`) befindet sich ein von allen Nutzern ausführbares Skript mit dem Namen `start_radioid` welches lediglich o.g. Befehl beinhaltet. Es kann zum einfachen Starten des Steuerrechners benutzt werden.

Soll der Rechner heruntergefahren werden, so kann dies entweder lokal durch einfaches Herunterfahren aus der laufenden Sitzung heraus geschehen oder, bei entferntem Zugriff, durch Ausführung des Kommandos:

```
# halt
```

(als root) bzw.

```
radio:-> sudo /sbin/halt
```

(unter anschließender Eingabe des root-Paßworts).

3.3.3 Verbindung mit dem RT-Controller ohne Server

3.4 Datenaufnahme (DAQ)

3.4.1 Strukturierung der DAQ

3.4.2 Darstellung momentaner Meßwerte

Abbildungsverzeichnis

1.1	RT-Controller, Schaltung	2
1.2	RT-Controller, Layout	3
1.3	RS232-RS485 Konverter , Schaltung	9
1.4	RS232-RS485 Konverter, Layout Top Side	10
1.5	logarithmischer Detektor mit 28MHz-Eingangskreis, Schaltung	13
1.6	70MHz-DDS, Schaltung	16
1.7	70MHz-DDS, Layout Top Side	17
1.8	70MHz-DDS, Layout Bottom Side	17
1.9	Clock Buffer, Schaltung	22
1.10	Clock Buffer, Layout Top Side	23
1.11	μ Controller-Steuerung, Schaltung	26

